

CHEMICAL AMPLIFICATION TYPE RESIST COMPOSITION

Publication number: JP2003084436
Publication date: 2003-03-19
Inventor: HANEDA HIDEO; MIYAIRI YOSHIKAZU, HAYASHI RYOTARO
Applicant: TOKYO OHKA KOGYO CO LTD
Classification:
- International: G03F7/039; C08F220/28; H01L21/027; G03F7/039; C08F220/00; H01L21/02; (IPC1-7): G03F7/039; C08F220/28, H01L21/027
- European:
Application number: JP20010274195 20010910
Priority number(s): JP20010274195 20010910

[Report a data error here](#)

Abstract of JP2003084436

PROBLEM TO BE SOLVED: To provide a chemical amplification type resist composition excellent in resolution, lowering of line edge roughness and rectangularity of a resist pattern in section.

SOLUTION: The chemical amplification type resist composition is obtained by dissolving in an organic solvent (A) a (meth)acrylic acid copolymer having an ester of acrylic acid and a specified monocyclohexane or bicycloheptane carbolactone or the like as repeating units and having a molecular weight distribution of 1.01-1.50 and (B) a compound which generates an acid when irradiated with radiation.

Data supplied from the [esp@cenet](#) database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-274195
(P2001-274195A)

(43)公開日 平成13年10月5日 (2001.10.5)

(51)Int.Cl.
H 01 L 21/60
// H 01 L 23/12

識別記号
3 1 1

F I
H 01 L 21/60
21/92
23/12

データコード(参考)
3 1 1 S 5 F 0 4 4
6 0 4 J
L

審査請求 未請求 請求項の数 5 O.L. (全 7 頁)

(21)出願番号 特願2000-88452(P2000-88452)

(71)出願人 000003078

(22)出願日 平成12年3月28日 (2000.3.28)

株式会社東芝
東京都港区芝浦一丁目1番1号

(72)発明者 細美 英一

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)発明者 小塩 康弘

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(74)代理人 100083806

弁理士 三好 秀和 (外7名)

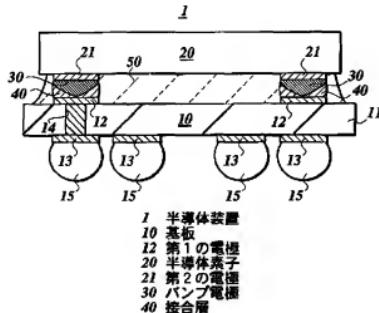
Fターム(参考) 5F044 LL04 LL11 QQ03 QQ04 QQ05

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 電極間の接合層のボイドの発生を減少することができ、かつ接合層の機械的強度を向上することができる、熱サイクルに対する信頼性を向上することができる半導体装置を提供する。また、この半導体装置の製造方法を提供する。

【解決手段】 フリップチップ構造の半導体装置1において、第1の電極12とAuを主組成とするバンプ電極30との間に、Au-Sn金属間化合物を主組成とする接合層40を備えている。接合層40は、その体積の50原子%以上がAu₁-Sn₁金属間化合物、Au₁-Sn₂金属間化合物、Au₁-Sn₄金属間化合物の1つ又は複数により生成されている。



【特許請求の範囲】

【請求項1】 第1の電極と、

前記第1の電極上の少なくとも金を主組成とするバンプ電極と、
前記バンプ電極上の第2の電極とを備え、

前記第1の電極とバンプ電極との間に、前記バンプ電極の金と低融点金属との金属間化合物を主組成とする接合層を備えたことを特徴とする半導体装置。

【請求項2】 前記接合層は、その体積の50原子%以上が、下記(Au)と錫(Sn)との金属間化合物の1つ又は複数により生成されていることを特徴とする請求項1に記載の半導体装置。

- (1) Au-Sn
- (2) Au-Sn₂
- (3) Au-Sn₄

【請求項3】 前記接合層の低融点金属は、

錫、又は錫と銀、インジウム、ビスマス、銅、鉛の少なくともいすれか1つの金属との合金であることを特徴とする請求項2に記載の半導体装置。

【請求項4】 前記接合層の体積は、前記バンプ電極の体積に比べて小さきことを特徴とする請求項1又は請求項2に記載の半導体装置。

【請求項5】 第1の電極上に低融点金属を形成する工程と、

第2の電極上に少なくとも金を主組成とするバンプ電極を形成する工程と、

前記低融点金属とバンプ電極とを接触させ加熱することにより、バンプ電極の金と低融点金属との金属間化合物を主組成とする接合層を形成し、この接合層及びバンプ電極を介在させて前記第1の電極と第2の電極との間に電気的かつ機械的に接続する工程とを少なくとも備えたことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置及びその製造方法に関し、特に電極間の電気的かつ機械的接続にバンプ電極を使用する半導体装置及びその半導体装置の製造方法に関する。特に本発明は、基板の電極と半導体素子(半導体チップ)のボンディングパッドとの間をバンプ電極を介在させて電気的かつ機械的に接続する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 ノート型パソコン用コンピュータ、携帯電話機等の携帯端末機器に使用される半導体装置には、携帯性を高めるために、より一層の小型化、軽量化が要求されている。また、この種の半導体装置においては、例えば動作速度の高速性能の向上に伴う優れた電気的特性が要求されている。これらの要求を満たすために、フリップチップ構造が半導体装置に採用される傾向にある。

【0003】 フリップチップ構造とは、基板の電極と半導体素子のボンディングパッドとの間をバンプ電極(突起電極)を介在させて電気的かつ機械的に接続した構造である。基本的には、半導体チップの平面サイズと同等まで基板の平面サイズを縮小することができるので、フリップチップ構造は半導体装置の小型化及び軽量化を実現することができる。さらに、基板の電極と半導体素子のボンディングパッドとの間には配線長が長くなるワイヤを使用しないので、動作周波数を高くすることができ、フリップチップ構造は半導体装置の動作速度の高速化を実現することができる。

【0004】 フリップチップ構造を採用する半導体装置において、電極間の接続方式には大きく分けて、接觸接続方式と合金接続方式とが主流である。前者の接觸接続方式は異方性導電膜(A-CF: anisotropic conductive film)を使用したフリップチップ接続である。異方性導電膜は、基板の電極と半導体素子のボンディングパッドとの間に配置し、熱圧着することにより、電極とボンディングパッドとの間を簡単に機械的に接続することができる。しかしながら、異方性導電膜と電極との間の接觸抵抗、並びに異方性導電膜とボンディングパッドとの間の接觸抵抗が大きく、動作速度の高速化が要求される半導体装置においては使用することが難しい。

【0005】 後者の合金接続方式は、基板の電極とバンプ電極との間に合金を生成し、この合金を使用したフリップチップ接続である。この合金接続方式は、電極とバンプ電極との間の接觸抵抗を非常に小さくすることができるので、半導体装置の動作速度の高速化を実現することができる。

【0006】 図8及び図9に示すように、フリップチップ構造の合金接続方式を採用する半導体装置100は、基板101の電極102と、この電極102上の低融点金属層121と、この低融点金属層121上のバンプ電極123と、このバンプ電極123上の半導体素子110のボンディングパッド111とを備え、低融点金属層121とバンプ電極123との間に合金層122を備えて構成されている。

【0007】 電極102は銅(Cu)箔により形成され、ボンディングパッド111はアルミニウム合金膜により形成されている。バンプ電極123には金(Au)バンプ電極が使用され、低融点金属層121には錫銀(Sn-Ag)合金層が使用されている。合金層122は、熱圧着ボンディングにより生成された、低融点金属層121のSnとバンプ電極123のAuとのAu-Sn共晶(80重量%Au-20重量%Sn)合金により形成されている。

【0008】

【発明が解決しようとする課題】 図8及び図9に示す半導体装置100において、合金層122がAu-Sn共晶合金で形成されると、基板101の電極102のCu

がAu-Sn共晶合金内に拡散され、合金層122の一部がAu-Sn-Cuからなる3元系合金に変化してしまう。同時にAu-Sn共晶合金のAu、Snのそれぞれが電極102内部に拡散されるが、CuがAu-Sn共晶合金内部に拡散する速度の方が、Au、Snのそれぞれが配線102の内部に拡散する速度に比べて速いので、カーケンドール(Kirkendall)効果によりCuとAu-Sn-Cu合金との間にポイドが発生することが知られている(例えば、Au-Sn bonding metallurgy of TAB contacts and its influence on the Kirkendall effect in ternary Cu-Au-Sn system, 1992 Proceedings, 42nd Electronic Components and Technology Conference (Cat. No.92CH3056-9)(USA) xviii+1095 P.P.360-71等)。このようにして発生したポイドは、熱サイクルにより合金層122の機械的接合強度を劣化させ、断線不良を誘発する可能性が指摘されていた。

【0009】また、上記半導体装置100においては、合金層122をAu-Sn共晶合金するために、バンプ電極123の体積に比べて1.5~2倍程度の体積の低融点金属層121を形成している。低融点金属層121のSnの供給量が過剰になると、安定したAu-Sn、Au-Sn₂、Au-Sn₄等の金属間化合物が生成されてしまい、これらの金属間化合物は脆いと考えられている。つまり、これらの安定な金属間化合物が生成された場合には、熱サイクルにより合金層122の機械的接合強度を劣化させ、断線不良を誘発する可能性が指摘されていた。

【0010】本発明は上記課題を解決するためになされたものである。従って、本発明の目的は、電極間の接合層のポイドの発生を減少することができ、かつ接合層の機械的強度を向上することができ、熱サイクルに対する信頼性を向上することができる半導体装置を提供することである。

【0011】さらに、本発明の目的は、上記目的を達成することができる半導体装置の製造方法を提供することである。

【0012】

【課題を解決するための手段】上記課題を解決するためには、本発明の第1の特徴は、第1の電極と、第1の電極上の少なくともAuを主組成とするバンプ電極と、バンプ電極上の第2の電極とを備え、第1の電極とバンプ電極との間に、バンプ電極のAuと低融点金属との金属間化合物を主組成とする接合層を備えた半導体装置としたことである。ここで、「第1の電極」は、少なくともバンプ電極側の表面層がCu又はCuを主組成とする合金であることが好ましい。「少なくともAuを主組成とするバンプ電極」とは、少なくとも第1の電極側の表面層がすべてAuで形成される場合、例えば硬度調節のために適度な添加物を含むAu合金の場合のいずれもが含まれる意味で使用される。接合層の「低融点金属」には、

Sn、又はSnとAg、インジウム(In)、ビスマス(Bi)、Cu、Pb等の少なくともいずれか1つの金属との合金(Snを主組成とする低融点金属)を実用的に使用することができる。「接合層」は、その体積の50原子%以上が、(1) Au₁-Sn₁、(2) Au₁-Sn₂、(3) Au₁-Sn₄の金属間化合物の1つ又は複数により生成されていることが好ましい。「金属間化合物を主組成とする」とは、このように接合層にその体積の50原子%以上の金属間化合物が含まれているという意味で使用される。

【0013】このように構成される本発明の第1の特徴に係る半導体装置においては、第1の電極とバンプ電極との間の接合層を金属間化合物とし、又は接合層の体積の50原子%以上を金属間化合物としたことにより、接合層部分のポイドの発生を防止することができ、熱サイクルに対する電極間の接合部の信頼性を向上することができる。

【0014】本発明の第2の特徴は、本発明の第1の特徴に係る半導体装置において、接合層の体積を、バンプ電極の体積に比べて小さくしたことである。ここで、「接合層の体積がバンプ電極の体積に比べて小さい」とは、バンプ電極に対する低融点金属のSn量の相対的な割合を表現しており、バンプ電極のAuとSnとの金属間化合物の生成量を減少させる意味で使用される。

【0015】このように構成される本発明の第2の特徴に係る半導体装置においては、本発明の第1の特徴に係る半導体装置で得られる効果に加えて、バンプ電極のAuと接合層のSnとの金属間化合物の成長を制御し、脆い性質を有する安定な金属間化合物を生成させないようにすることができるので、熱サイクルに対する電極間の接合部の信頼性を向上することができる。

【0016】本発明の第3の特徴は、第1の電極上に低融点金属を形成する工程と、第2の電極上に少なくともAuを主組成とするバンプ電極を形成する工程と、低融点金属とバンプ電極とを接触させ加熱することにより、バンプ電極のAuと低融点金属との金属間化合物を主組成とする接合層を形成し、この接合層及びバンプ電極を介在させて第1の電極と第2の電極との間を電気的かつ機械的に接続する工程とを少なくとも備えた半導体装置の製造方法としたことである。

【0017】このような本発明の第3の特徴に係る半導体装置の製造方法においては、上記本発明の第1の特徴に係る半導体装置を製造することができ、電極間の接合部の信頼性を向上することができるので、製造上の歩留まりを向上することができる。

【0018】

【発明の実施の形態】以下、本発明の実施の形態を図面を用いて詳細に説明する。

【0019】【半導体装置の構造】図1及び図2に示すように、本発明の実施の形態に係るフリップチップ構造

を採用し、かつ合金接合方式を採用する半導体装置1は、第1の電極1-2と、第1の電極1-2上の少なくともA uを主組成とするバンプ電極3-0と、バンプ電極3-0上の第2の電極2-1とを備え、第1の電極1-2とバンプ電極3-0との間に、バンプ電極3-0のA uと低融点金属との金属間化合物を主組成とする接合層4-0を備えて構築されている。

【0020】第1の電極1-2は、基板1-0の絶縁基材1-1の表面上に配設されており、本発明の実施の形態において導電性に優れたC u箔膜により形成されている。第1の電極1-2は、少なくともバンプ電極3-0側の表面層にC uを備えていればよい。また、第1の電極1-2又はその表面層には、C u合金を使用することができる。第1の電極1-2は本発明に係る「第1の電極」の一具体例に対応するものである。

【0021】絶縁基材1-1には、例えばポリイミド系樹脂基板、エポキシ系樹脂基板等、プラスチック基板を実用的に使用することができる。基板1-0の絶縁基材1-1の裏面上には外部端子1-3が配設されている。外部端子1-3は絶縁機材1-1に配設された接続孔配線1-4を通して第1の電極1-2と電気的に接続されている。外部端子1-3には半田ボール1-5が電気的かつ機械的に接続されている。半田ボール1-5は例えばP b-S n半田を実用的に使用することができる。

【0022】半導体素子2-0は例えばシリコン単結晶チップにより形成されており、半導体素子2-0の主面には図示しない回路が搭載されている。半導体素子2-0の主面上に第2の電極2-1が配設されている。この第2の電極2-1は、いわゆるボンディングパッドであり、例えば半導体素子2-0の回路間を電気的に接続するアルミニウム(A l)配線又はA l合金(例えばA l-C u、A l-S i、A l-C u-S i等)配線と同一配線材料により形成されている。第2の電極2-1の周囲には実際にはバッシャーベーション膜等が配設されているが、それらの詳細な構造はここでは省略する。

【0023】バンプ電極3-0は、本発明の実施の形態において、スタッダットA uバンプ電極で構成されている。スタッダットA uバンプ電極は、第2の電極2-1の表面上に熱圧着ボンディングされているので、第2の電極2-1の表面上に直接接続されている。バンプ電極3-0は、必ずしも純A uにより形成される必要はない、例えば硬度調節のために適度な添加物を含むA u合金を使用してもよい。

【0024】また、バンプ電極3-0はスクリーン印刷法やエッチング法により形成してもよい。この場合、バンプ電極2-1は、第2の電極2-1上にバリヤメタル層を介在させて電気的かつ機械的に接続されている。バリヤメタル層には、例えば、第2の電極2-1の表面からその上方に向かってチタン(T i)膜、ニッケル(N i)膜、パラジウム(P d)膜のそれぞれを順次積層した複合膜

を実用的に使用することができる。

【0025】接合層4-0は上記のようにバンプ電極3-0のA uと低融点金属との金属間化合物を主組成として構成されており、この金属間化合物を生成する低融点金属には、S n、又はS n-A g、S n-I n、S n-B i、S n-C u、S n-P b等のS nと少なくともいずれか1つの金属との合金(S nを主組成とする低融点金属)を実用的に使用することができる。さらに、低融点金属にはS nを主組成とする三元以上の合金を使用することができる。本発明の実施の形態において、低融点金属にはS n-A gが使用されている。

【0026】本発明の実施の形態に係る接合層4-0は、その体積の50原子%以上の大部分が、A u-S n:金属間化合物、A u-S n-Z n:金属間化合物、A u-S n:金属間化合物の1つ又は複数により生成され、S n-A gの低融点金属の領域は僅かで、A u-S n共晶合金を極力含まないように構成されている。図3(A)に示す、本発明者が実際に製作した半導体装置1において、バンプ電極3-0は接合層4-0の中央部分を押しつぶし変形させて第1の電極1-2側に近接しており、接合層4-0の周辺部分が比較的厚い膜厚で盛り上がっている。図3(B)に示すように、この接合層4-0の周辺部分の比較的膜厚が厚い部分において、複数の結晶領域4-1~4-5が観察され、図4に各結晶領域4-1~4-5の分析結果を示す。

【0027】バンプ電極3-0に最も近接した結晶領域4-1(分析点A)はA u-S n:金属間化合物、バンプ電極3-0に次に近接した結晶領域4-2(分析点B)はA u-S n-Z n:金属間化合物、バンプ電極3-0にさらに次に近接した結晶領域4-3(分析点C)はA u-S n:金属間化合物である。結晶領域4-1においては、バンプ電極3-0のA uの供給量が多いと考えられる。結晶領域4-2、4-3のそれぞれはバンプ電極3-0から徐々に離間し、逆に低融点金属に近づいてくるので、S nの供給量が多いと考えられる。これらの金属間化合物は、バンプ電極3-0の体積よりも接合層4-0の体積を小さく設定し、S nの相対的な供給量を減少させているので、安定な状態まで成長しないようになっている。

【0028】この結晶領域4-3の外側には低融点金属であるS n-A gの結晶領域4-4(分析点D)が存在している。また、バンプ電極3-0の中央部分と第1の電極1-2との中央部分との間の接合層4-0にはA n-S n-C uの結晶領域4-5(分析点E)が存在している。結晶領域4-5は第1の配線1-2に近いので、C uの拡散が若干あるものと考えられる。

【0029】基板1-0の表面と半導体素子2-0の主面との間に保護樹脂5-0が配設されている。この保護樹脂5-0は、基本的には半導体素子2-0への水分の浸入や汚染物質の侵入を防止する目的で形成されているが、さらに少なくとも接合層4-0を被覆するように形成されてお

り、接合層40に加わる外部応力を緩和するようになっている。つまり、保護樹脂50は熱サイクルに対する接合層40の寿命を延ばすことができる。

【0030】このように構成される本発明の実施の形態に係る半導体装置1においては、第1の電極12とバンプ電極30との間の接合層40の主組成を金属間化合物とし、又は接合層40の体積の50原子%以上を金属間化合物とし、A u-S n共晶合金を生成しないようにしたことにより、第1の電極12の接合層40近傍部分のボイドの発生を防止することができ、熱サイクルに対する電極間の接合部の信頼性を向上することができる。

【0031】さらに、本発明の実施の形態に係る半導体装置1においては、接合層40の体積を、バンプ電極30の体積に比べて小さくしたことにより、バンプ電極30のA uと接合層40のS nとの金属間化合物の成長を制御し、脆い性質を有する安定な金属間化合物を生成させないようにすることができるので、熱サイクルに対する電極間の接合部の信頼性を向上することができる。

【0032】〔半導体装置の製造方法〕次に、本発明の実施の形態に係る半導体装置1の製造方法を、図5乃至図7を用いて説明する。

【0033】(1)まず、基板10を準備し、図5に示すように、基板10の第1の電極12上に低融点金属層47を形成する。低融点金属層47は、本発明の実施の形態においてS n-A g合金を使用し、例えばスクリーン印刷により第1の電極12上に形成される。ここで、後に形成する接合層40の体積がバンプ電極30の体積よりも小さくなり、かつ低融点金属47のS n量の供給量を適切に減少できるように、低融点金属47の膜厚は薄く調節されるようになっている。

【0034】(2)一方、半導体素子20を準備し、図6に示すように、半導体素子20の第2の電極(ボンディングパッド)21上にバンプ電極30を形成する。このバンプ電極30には上記のようにスタッダッドA uバンプ電極が使用され、このスタッダッドA uバンプ電極はワイヤボンディング法により形成される。なお、第2の電極21上へのバンプ電極30の形成工程は、第1の電極12上に低融点金属47を形成する工程よりも前に行なってよい。

【0035】(3)基板10の第1の電極12と半導体素子20の第2の電極21との位置合わせを行い、引き続き第1の電極12上の低融点金属47に第2の電極21上のバンプ電極30を接触させ、適度な荷重を加えることにより、図7に示すように低融点金属47及びバンプ電極30を変形させる。

【0036】(4)例えば200°C~300°Cの温度範囲で熱処理を行い、前述の図2に示すように、低融点金属47のS nとバンプ電極30のA uとの金属間化合物を主組成とする接合層40を、第1の電極12とバンプ電極30との間に形成する。上記のように、接合層40

は、その体積の50原子%以上の大部分が、A u-S n金属間化合物、A u-S n₂金属間化合物、A u-S n₄金属間化合物の1つ又は複数により生成され、A u-S n共晶合金を極力含まないように形成されている。この接合層40の形成により、第1の電極12と第2の電極21との間が、接合層40及びバンプ電極30を介在させて電気的かつ機械的に接続される。同時に、基板10上に半導体素子20がマウントされる。

【0037】(5)基板10と半導体素子20との間ににおいて、半導体素子20の正面、第1の電極12と第2の電極21との接合部分等を覆う保護樹脂50を形成する。この保護樹脂50には、例えば滴下塗布(ポッティング)法により形成されるエポキシ系樹脂を実用的に使用することができる。

【0038】(6)これらの一連の製造工程が終了すると、本発明の実施の形態に係る半導体装置1を完成させることができ。

【0039】このような本発明の実施の形態に係る半導体装置1の製造方法においては、第1の電極12と第2の電極21との間の接合部の信頼性を向上することができるので、製造上の歩留まりを向上することができる。

【0040】(その他の実施の形態)本発明は上記実施の形態によって記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例及び運用技術が明らかとなる。

【0041】例えば、上記実施の形態に係る半導体装置1は基板10の第1の電極12と半導体素子20の第2の電極21との接合部分に本発明を適用した場合を説明したが、本発明は上下に積層される基板の電極間の接続部分にも適用することができる。

【0042】このように、本発明はここでは記載していない様々な実施の形態等を含むことは勿論である。従つて、本発明の技術的範囲は上記の妥当な特許請求の範囲による発明特定事項によってのみ定められるものである。

【0043】

【発明の効果】本発明は、電極間の接合層のボイドの発生を減少することができ、かつ接合部の機械的強度を向上することができ、熱サイクルに対する信頼性を向上することができる半導体装置を提供することができる。

【0044】さらに、本発明は、上記効果を得ることができる半導体装置の製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係るフリップチップ構造を採用する半導体装置の断面構造図である。

【図2】図1に示す半導体装置の電極間接続部分の断面構造図である。

【図3】(A)は図2に示す半導体装置の電極間接続部分の断面写真に基づき作成した結晶断面図、(B)は

(A) に符号 F 3 B を付けて示す電極間接続部分の要部の拡大結晶断面図である。

【図 4】図 3 (B) に示す電極間接続部分の接合層の各結晶領域の組成分析結果を示す図である。

【図 5】本発明の実施の形態に係る半導体装置の工程断面図である。

【図 6】図 5 に続く半導体装置の工程断面図である。

【図 7】図 6 に続く半導体装置の工程断面図である。

【図 8】本発明の先行技術に係る半導体装置の断面構造図である。

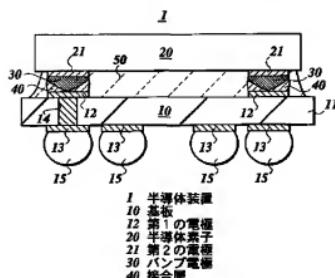
【図 9】図 8 に示す半導体装置の電極接続部の拡大断面

構造図である。

【符号の説明】

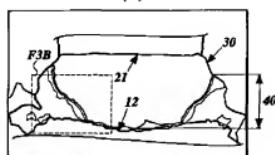
- 1 半導体装置
- 10 基板
- 12 第1の電極
- 20 半導体素子
- 21 第2の電極
- 30 バンプ電極
- 40 接合層
- 47 低融点金属
- 50 保護樹脂

【図 1】

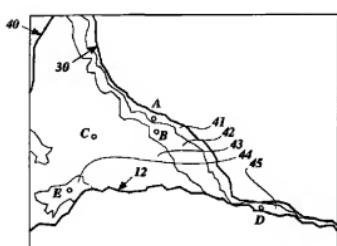


【図 3】

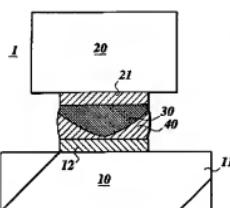
(A)



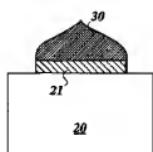
(B)



【図 2】



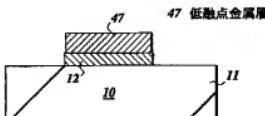
【図 6】



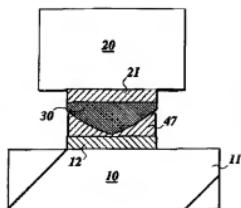
【図 4】

分析点	Au	Sn	Cu	Ag	備考
A	54.25	45.29	0.46		AuSn (δ層)
B	36.65	63.96		0.39	AuSn (ε層)
C	18.25	89.58	0.06	1.11	AuSn (η層)
D	96.24	0.6	3.16		Sn-Ag ₃
E	51.25	43.81	4.68	0.25	AuSn (δ層)+Cu

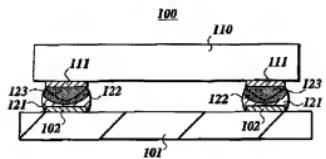
【図 5】



【図7】



【図8】



【図9】

